

题目 1

1. 在定点纯小数的机器中，下述（ B ）说法是正确的。
- A. 时钟周期>指令周期>CPU 周期 B. 指令周期>CPU 周期>时钟周期
C. CPU 周期>指令周期>时钟周期 D. CPU 周期>时钟周期>指令周期

题目 2

2. CPU 中不包括（ ）
- A. 操作码译码器 B. 指令寄存器
C. 地址译码器 D. 通用寄存器

题目 3

3. 程序 P 在机器 M 上的执行时间是 20s，^I编译优化后，P 执行的指令数减少到原来的 70%，而 CPI 增加到原来的 12 倍，则 P 在 M 上的执行时间是（ D ）
- A. 8.4s B. 11.7s C. 14s D. 16.8s

题目 4

4. 在补码一位乘中，若判断位 $Y_n Y_{n+1} = 01$ ，则应执行的操作为（ B ）
- A. 原部分积加 $[-x]$ 补，然后右移一位
B. 原部分积加 $[x]$ 补，然后右移一位
C. 原部分积加 $[-x]$ 补，然后左移一位
D. 原部分积加 $[x]$ 补，然后左移一位

题目 5

5. 信息序列 16 位，若想构成能纠正一位错、发现两位错的海明码，至少需要加（ C ）位校验位。
- A. 4 B. 5 C. 6 D. 7

T

题目 6

6. 假设机器字长为 16 位，用定点补码小数表示时，一个字所能表示的范围是（ D ）
- A. $0 \sim (1 - 2^{-15})$ B. $-(1 - 2^{-15}) \sim (1 - 2^{-15})$
C. $-1 \sim 1$ D. $-1 \sim (1 - 2^{-15})$

题目 7

7. float 类型（即 IEEE 754 标准中的单精度浮点数格式）能表示的最大整数是（ D ）。
- A. $2^{126} - 2^{103}$ B. $2^{127} - 2^{104}$ C. $2^{127} - 2^{103}$ D. $2^{128} - 2^{104}$



题目 8

8. 某字长为 8 位的计算机中, 已知整型变量 x 、 y 的机器数分别为 $[x]_{\text{补}}=1\ 1110100$, $[y]_{\text{补}}=1\ 0110000$ 。若整型变量 $z=2x+y/2$, 则 z 的机器数为 (A)

- A. 1 1000000 B. 0 0100100
C. 1 0101010 D. 溢出

题目 9

9. 下列关于各种移位的说法中正确的是 (D)

I. 假设机器数采用反码表示, 当机器数为负时, 左移时最高数位丢 0, 结果出错; 右移时最低数位丢 0, 影响精度

II. 在算术移位的情况下, 补码左移的前提条件是其原最高有效位与原符号位要相同

III. 在算术移位的情况下, 双符号位的移位操作中只有低符号位需要参加移位操作

- A. I、III B. 只有 II
C. 只有 III D. I、II、III

题目 10

10. 下列存储器中, 在工作期间需要周期性刷新的是 (B)。

- A. SRAM B. SDRAM C. ROM D. Flash

题目 11

11. 在一个容量为 128KB 的 SRAM 存储器芯片上, 按字长 32 位编址, 其地址范围可从 0000H 到 (B)。

- A. 3fffH B. 7fffH C. 7ffffH D. 3ffffH

题目 12

12. 容量为 64 块的 Cache 采用组相联映射方式, 字块大小为 128 个字, 每 4 块为一组。如果主存为 4K 块, 且按字编址, 那么主存地址和主存标记的位数分别为 (D)。

- A. 16, 6 B. 17, 6 C. 18, 8 D. 19, 8

题目 13

13. 对 36 位虚拟地址的页式虚拟存储系统, 每页 8KB, 每个页表项为 32 位, 页表的总容量为 (D)。

- A. 1MB B. 4MB C. 8MB D. 32MB



题目 14

14. 关于 LRU 算法，以下论述正确的是（ A ）。

- A. LRU 算法替换掉那些在 Cache 中驻留时间最长且未被引用的块
- B. LRU 算法替换掉那些在 Cache 中驻留时间最短且未被引用的块
- C. LRU 算法替换掉那些在 Cache 中驻留时间最长且仍在引用的块
- D. LRU 算法替换掉那些在 Cache 中驻留时间最短且仍在引用的块

题目 15

15. 某指令系统有 200 条指令，对操作码采用固定长度二进制编码时，最少需要用（ B ）位。

- A. 4 B. 8 C. 16 D. 32

题目 16

16. 下列寻址方式中，最适合按下标顺序访问一维数组的是（ D ）。

- A. 相对寻址 B. 寄存器寻址 C. 直接寻址 D. 变址寻址

题目 17

17. 在下列寻址方式中，（ D ）方式需要先计算，再访问主存。

- A. 相对寻址 B. 变址寻址 C. 间接寻址 D. A、B

题目 18

18. 下列说法中正确的是（ D ）。

- A. 采用微程序控制器是为了提高速度
- B. 控制存储器采用高速 RAM 电路组成
- C. 微指令计数器决定指令的执行顺序
- D. 一条微指令放在控制存储器的一个单元中

题目 19

19. 微程序控制器中，机器指令与微指令的关系是（ B ）。

- A. 一条机器指令由一条微指令来执行
- B. 一条机器指令由一段用微指令编成的微程序来解释执行
- C. 一段机器指令组成的程序可由一个微程序来执行
- D. 每一条微指令由一条机器指令来解释执行

题目 20

20. 在取指操作结束后，程序计数器中存放的是（ C ）。

- A. 当前指令的地址 B. 程序中指令的数量
- C. 下一条指令的地址 D. 已经执行指令的计数值



题目 21

1. 将下列十进制数表示成浮点规格化数，阶码 4 位(包含一位阶符)，分别用补码和移码表示；尾数 9 位(包含一位数符)，用补码表示 27/64。

当补码和尾数都采用补码表示时：1, 111;0. 11011000。

阶码采用移码、尾数采用补码表示时：0, 111;0. 11011000。

题目 22

2. 已知有效信息位为 1100，试用生成多项式 $G(x)=1011$ 将其编成 CRC 码。

$M(x) \cdot x^3 + R(x) = 1100000 + 010 = 1100010$ 即为CRC 码

题目 23

3. 某计算机主频为 1.2GHz，其指令分为 4 类，它们在基准程序中所占比例及 CPI 见下表：

指令类型	所占比例	CPI
A	50%	2
B	20%	3
C	10%	4
D	20%	5

求该机的 MIPS 数

题目 24

4. 设机器字长为 16 位，定点整数表示。已知 $X = + 0.1101$ ， $Y = - 0.1001$ ，用补码计算 $[X+Y]_{补}$ ，并判断结果是否溢出。

$x+y=0.0010$ ，没有溢出

I=



题目 25

5. 某一计算机采用主存—Cache 存储层次结构，主存容量有 8 个块，Cache 容量有 4 个块，采取直接映射方式。若主存块地址流为 0、1、2、5、4、6、4、7、1、2、4、1、3、7、2，一开始 Cache 为空，求此期间 Cache 的命中率

题目 26

命中率为 $(4/15) \times 100\% = 26.7\%$

6. 假设变址寄存器 R 的内容为 1000H，指令中的形式地址为 2000H；地址 1000H 中的内容为 2000H，地址 2000H 中的内容为 3000H，地址 3000H 中的内容为 4000H，则变址寻址方式下访问到的操作数是？

4000H

I

题目 27

7. 假设指令字长为 16 位，操作数的地址码为 6 位，指令有零地址、一地址和二地址 3 种格式。假设操作码固定，若零地址指令有 M 种，一地址指令 N 种，则二地址指令最多有多少种？采用扩展操作码技术，二地址指令最多有多少种？

I

操作码固定，二地址指令最多有 $16 - M - N$ 种

扩展，二地址指令最多 15 条



题目 28

8. 某 32 位机共用微操作信息 52 个，构成 5 个相斥类微命令组，各组分别包含 4 个、5 个、8 个、15 个和 20 个微命令。已知可判定外部条件有 CY 和 ZF 两个，微指令字长为 29 位。给出采用断定方式的水平型微指令格式。控制存储器的容量应为多少位？

4 个微命令 (3 位)

5 个微命令 (3 位)

8 个微命令 (4 位)

15 个微命令 (4 位)

20 个微命令 (5 位)

条件测试字段 (2 位)

I

题目 29

下一地址字段 (8 位)

控制存储器容量为: $2^8 \times 29 = 256 \times 29$

9. 某程序对页面要去的序列为:3,4,2,4,4,3,6,4,3,6,3,4,5,4,6, 设主存页面容量为 3 个页面，求 LRU 替换算法的命中率（假设开始时主存为空）。

命中率为: $9/15 = 60\%$

题目 30

10. 某机器字长 32 位，具有 16KB 的直接映射 Cache，该 Cache 块大小为 4 个字问主存地址为 ABCDE8F8H 的单元在 Cache 中的什么位置？

ABCDE8F8H 的单元在 Cache 中的地址为 10 1000 1111 1000



题目 31

1. 指令寄存器的位数取决于 (B)
- A. 存储器的容量 B. 指令字长
B. 机器字长 D. 存储字长

题目 32

2. CPU 中的译码器主要用于 (B)
- A. 地址译码 B. 指令译码
C. 数据译码 D. 控制信号译码

题目 33

3. 假设基准程序 A 在某计算机上的运行时间为 100s, 其中 90s 为 CPU 时间, 其余为 I/O 时间。若 CPU 速度提高 50%, I/O 速度不变, 则运行基准程序 A 所耗费的时间是 (D)
- B. 55s B. 60s C. 65s D. 70s

题目 34

4. 在原码两位乘中, 符号位单独处理, 参加操作的数是 (B)
- A. 原码 B. 绝对值的补码 C. 补码 D. 绝对值

题目 35

5. 假设有 7 位信息码 0110101, 则低位增设偶校验位后的代码和低位增设奇校验位后的代码分别为 (B)。
- A. 01101010 01101010 B. 01101010_I 01101011
B. 01101011 01101010 D. 01101011 01101011

题目 36

6. 某机器字长为 8 位, 采用原码表示法 (其中一位为符号位), 则机器数所能表示的范围是 (A)
- A. -127~+127 B. -127~+128
C. -128~+127 D. -128~+128

题目 37

7. 某数采用 IEEE 754 标准中的单精度浮点数格式表示为 C640 0000H, 则该数的值是 (A)
- A. -1.5×2^{13} B. -1.5×2^{12} C. -0.5×2^{13} D. -0.5×2^{12}



题目 38

8. float 型数据常用 IEEE 754 单精度浮点格式表示。假设两个 float 型变量 x 和 y 分别存放在 32 位寄存器 $f1$ 和 $f2$ 中, 若 $(f1) = CC90\ 0000H$, $(f2) = B0C0\ 0000H$, 则 x 和 y 之间的关系为 (A)

- A. $x < y$ 且符号相同 B. $x < y$ 且符号不同
C. $x > y$ 且符号相同 D. $x > y$ 且符号不同

I

题目 39

9. 下列关于浮点数加减法运算的叙述中, 正确的是 (D)

- I. 对阶操作不会引起阶码上溢或下溢
II. 右归和尾数舍入都可能引起阶码上溢
III. 左归时可能引起阶码下溢
IV. 尾数溢出时结果不一定溢出
A. 仅 II、III B. 仅 I、II、III
C. 仅 I、III、IV D. I、II、III、IV

题目 40

10. 根据存储内容来进行存取的存储器称为 (B)

- A. 双端口存储器 B. 相联存储器 C. 交叉存储器 D. 串行存储器

题目 41

11. 某机器字长 32 位, 存储容量 64MB, 若按字编址, 它的寻址范围是 (C)

- A. 8M B. 16MB C. 16M D. 8MB

题目 42

12. 某 Cache 用组相联映射, 一块大小为 128B, Cache 共 64 块, 4 块分一组, 主存有 4096 块, 主存地址共需 (A) 位

- A. 19 B. 18 C. 17 D. 16



题目 43

13. 下列关于页式虚拟存储器的论述，正确的是（ C ）
- A. 根据程序的模块性，确定页面大小
 - B. 可以将程序放置在页面内的任意位置
 - C. 可以从逻辑上极大地扩充内存容量，并且使内存分配方便、利用率高
 - D. 将正在运行的程序全部装入内存

题目 44

14. 关于 Cache 的 3 种基本映射方式，下面叙述中错误的是（ D ）。
- A. Cache 的地址映射有全相联、直接和多路组相联 3 种基本映射方式
 - B. 全相联映射方式，即主存单元与 Cache 单元随意对应，线路过于复杂，成本太高
 - C. 多路组相联映射是全相联映射和直接映射的一种折中方案，有利于提高命中率
 - D. 直接映射是全相联映射和组相联映射的一种折中方案，有利于提高命中率

题目 45

15. 某机器采用 16 位单字长指令，采用定长操作码，地址码为 5 位，现已定义 60 条二地址指令，那么单地址指令最多有（ A ）条。
- A. 4 B. 32 C. 128 D. 256

题目 46

16. 直接寻址的无条件转移指令的功能是将指令中的地址码送入（ A ）。
- A. 程序计数器（PC） B. 累加器（ACC）
 - C. 指令寄存器（IR） D. 地址寄存器（MAR）

题目 47

17. 寄存器间接寻址方式中，操作数在（ C ）中。
- A. 通用寄存器 B. 堆栈 C. 主存单元 D. 指令本身

题目 48

18. 微程序控制器的速度比硬布线控制器慢，主要是因为（ D ）。
- A. 增加了从磁盘存储器读取微指令的时间
 - B. 增加了从主存储器读取微指令的时间
 - C. 增加了从指令寄存器读取微指令的时间
 - D. 增加了从控制存储器读取微指令的时间



题目 49

19. 微指令大体可分为两类：水平型微指令和垂直型微指令。下列几项中，不符合水平型微指令特点的是（ B ）。

- A. 执行速度快
- B. 并行度较低
- C. 更多地体现了控制器的硬件细节
- D. 微指令长度较长

题目 50

20. 在微程序控制器中，微程序的入口微地址是通过（ D ）得到的。

- A. 程序计数器 PC
- B. 前条微指令
- C. $PC+1$
- D. 指令操作码映射

题目 51

1. 将下列十进制数表示成浮点规格化数，阶码 4 位（包含一位阶符），分别用补码和移码表示；尾数 9 位（包含一位数符），用补码表示 -27/64。

当补码和尾数都采用补码表示时：1, 111; 1. 00101000。

阶码采用移码、尾数采用补码表示时：0, 111; 1. 00101000。

题目 52

2. 已知： $A=2010 \times (0.11011011)$, $B=2100 \times (-0.10101100)$, 求 $A+B=?$

（假设两数阶码尾数都以补码表示，阶码采用双符号位，尾数用单符号）。

$$A+B = -0.11101011 \times 2^{011}$$

题目 53

3. 已知有效信息位为 1100, 试用生成多项式 $G(x)=1011$ 将其编成 CRC 码。

$$M(x) \cdot x^3 + R(x) = 1100000 + 010 = 1100010 \text{ 即为 CRC 码}$$



题目 54

4. 某计算机主频为 1.2GHz，其指令分为 4 类，它们在基准程序中所占比例及 CPI 见下表：

指令类型	所占比例	CPI
A	50%	2
B	20%	3
C	10%	4
D	20%	5

求该机的 MIPS 数

I

$CPI=2\times0.5+3\times0.2+4\times0.1+5\times0.2=3;$

MIPS 为 $1200/3=400$

题目 55

5. 设机器字长为 16 位，定点整数表示。已知 $X = +0.1101$ ， $Y = -0.1001$ ，用补码计算 $[X-Y]$ 补，并判断结果是否溢出。

$x-y=01.0100$ ，溢出

题目 56

6. 某指令系统指令字长 16 位，每个操作数的地址码长 6 位，指令分为无操作数、单操作数和双操作数三类。若双操作数指令有 K 条，无操作数指令有 L 条，问单操作数指令最多可能有多少条？

单操作数指令最多可能有 $(2^4-K)*2^6-L/2^6$ 条

题目 57

7. 假设某机器有 80 条指令，平均每条指令有 4 条微指令组成，其中有一条取指微指令是所有指令公用的，已知微指令长度为 32 位，请估算控制存储器容量。

微指令的数目为 $80 \times 3 + 1 = 241$ 条；

微指令字长为 $32 / 8 = 4$ 字节；

控制存储器的容量为 $241 \times 4 = 964$ 字节，为控制存储器的最小容量。

题目 58

8. 某计算机的存储系统由 Cache，主存和磁盘构成。Cache 的访问时间为 15ns；如果被访问的单元在主存中但不在 Cache 中，需要用 60ns 的时间将其装入 Cache，然后再进行访问；如果被访问的单元不在主存中，则需要 10ms 的时间将其从磁盘中读入主存，然后再装入 Cache 中并开始访问。若 Cache 的命中率为 90%，主存的命中率为 60%，求该系统中访问一个字的平均时间？

一个字的访问时间为：

$$\begin{aligned} & 15 \times 0.9 + (15 + 60) \times 0.06 + (15 + 60 + 10 \times 10^6) \times 0.04 \\ &= 13.5 + 4.5 + 400003 \\ &= 400021 \text{ (ns)} \end{aligned}$$

题目 59

9. 设主存容量为 1MB，Cache 容量为 16KB，块大小为 512B，采用直接地址映射方式。写出 Cache 地址形式，并写出主存地址为 CDE8FH 的单元在 Cache 中的位置。

I

主存单元应映射到 Cache 的 11 1100 1101 块的第 1110 字节
或者第 11 1100 1101 1110 = 3CDEH 字节位置



题目 60

10. 某 32 位机共用微操作信息 52 个，构成 5 个相斥类微命令组，各组分别包含 4 个、5 个、8 个、15 个和 20 个微命令。已知可判定外部条件有 CY 和 ZF 两个，微指令字长为 29 位。给出采用断定方式的水平型微指令格式。控制存储器的容量应为多少位？

4 个微命令 (3 位)

5 个微命令 (3 位)

8 个微命令 (4 位)

15 个微命令 (4 位)

20 个微命令 (5 位)

条件测试字段 (2 位)

下一地址字段 (8 位)

控制存储器容量为： $2^8 \times 29 = 256 \times 29$

I

