

1. 字长 8 位的定点整数，采用补码时的表示范围是：()
A. $-127 \sim +128$ B. $-256 \sim +256$
C. $-127 \sim +127$ D. $-128 \sim +127$

2. 字长为 8 位的二进制数，下列说法中正确的是：()
A. -127 的补码是 10000000 B. -127 的反码等于 0 的移码
C. +1 的移码等于 -127 的反码 D. 0 的补码等于 -1 的反码

3. IEEE754 浮点数规定阶码用 () 编码表示。
A. 补码 B. 移码 C. 原码 D. 反码

4. 根据原码一位除法（加减交替法）运算法则，商的符号应为 () 的结果。
A. 被除数与除数的符号位进行与运算
B. 被除数与除数的符号位进行或运算
C. 被除数与除数的符号位进行异或运算
D. 被除数与除数的符号位连同数值位一起进行运算



5. 操作数地址存放在寄存器的寻址方式称为 ()。
- A. 寄存器寻址 B. 寄存器间接寻址
C. 立即寻址 D. 直接寻址
6. 在 CPU 中，用于存放指令执行结果状态及一些特定的标志的寄存器是 ()。
- A. 指令寄存器 IR B. 程序计数器 PC
C. 地址寄存器 AR D. 程序状态字 PSW I
8. 在 8 位数据 10010110 前加一位偶校验，结果为 ()。
- A. 010010110 B. 110010110 C. 100101100 D. 100101100
9. 加法器采用先行进位的目的是 ()。
- A. 优化加法器的结构 B. 节省器材
C. 加速传递进位信号 D. 增强加法器结构。



10. 程序计数器 PC 的位数决定于 ()。

- A. 机器字长
- B. 可寻址的最大内存空间
- C. 指令字长
- D. 数据总线的宽度

11. 某计算机的内存按字节编址，用 $8K \times 4\text{bit}$ 的存储器芯片构成内存地址从 38000H 到 4BFFFH ，共需这样的存储器芯片数 ()。

- A. 10
- B. 12
- C. 20
- D. 24

12. 某计算机运行基准程序 W 的时间为 100 秒，其中 90 秒为 CPU 时间，其余为 I/O 时间。若 CPU 速度提高到 1.5 倍，I/O 速度不变。则执行此程序的时间为 ()。

- A. 55 秒
- B. 60 秒
- C. 65 秒
- D. 70 秒

13. 两浮点数的阶码为 E_1 和 E_2 ，这两个浮点数进行加法运算时首先进行对阶，对阶后的阶码 $E = ()$ 。

- A. $\max \{E_1, E_2\}$
- B. $\min \{E_1, E_2\}$

C. $E_1 + E_2$

D. $E_1 - E_2$



13. 设 $[X]_{\text{补}} = 1.x_1x_2x_3x_4x_5$ ，仅当（ ）条件时， $x > -1/2$ 成立。

- A. x_1 必须为 1， $x_2x_3x_4x_5$ 至少有一个为 1
- B. x_1 必须为 1， $x_2x_3x_4x_5$ 任意
- C. x_1 必须为 0， $x_2x_3x_4x_5$ 至少有一个为 1
- D. x_1 必须为 0， $x_2x_3x_4x_5$ 任意

14. 微程序控制器中，机器指令与微指令的关系是（ ）。

- A. 每一条机器指令由一条微指令来执行
- B. 每一条机器指令由一段微指令编写的微程序来解释执行
- C. 机器指令组成的程序可由一条微指令来执行
- D. 一条微指令由若干条机器指令组成

15. 若浮点数尾数用补码表示，则判断运算结果是否为规格化的方法是（ ）。

- A. 阶符与数符相同为规格化表示
- B. 阶符与数符相异为规格化表示
- C. 数符与尾数小数点后第一位数字相异为规格化表示
- D. 数符与尾数小数点后第一位数字相同为规格化表示



1. 若机器字长为 8 位，定点小数表示。已知 $X=0.10111$ ， $Y=-0.10110$ ，请用变形补码计算 $[X+Y]_{\text{补}}$ 和 $[X-Y]_{\text{补}}$ ，并判断结果是否溢出。

2. 浮点数字长 16 位，阶码 5 位（含阶符 1 位），尾数 11 位（含数符 1 位）。若阶码用移码表示，尾数用补码表示。请分析该规格化浮点数所能表示的正数范围是多少？

3. 某计算机指令字长为 24 位，指令有双操作数、单操作数和无操作数 3 种格式，每个操作数字段均用 8 位二进制表示。设该指令系统共有 m 条 ($m < 256$) 双操作数指令， n 条无操作数指令，若采用扩展操作码技术，那么最多还可设计出多少条单操作数指令？

4. 内存按字节编址，转移指令采用相对寻址、由 2 字节构成，第 1 字节为指令操作码，第 2 字节为补码表示的相对位移量。CPU 每从内存读出一个字节，PC 自动加 1。若某转移指令操作码存在内存地址 2000H 中，相对位移量为 F8H，请问成功转移的目的地址是多少？（给出分析和计算过程）



4. 内存按字节编址，转移指令采用相对寻址、由 2 字节构成，第 1 字节为指令操作码，第 2 字节为补码表示的相对位移量。CPU 每从内存读出一个字节，PC 自动加 1。若某转移指令操作码存在内存地址 2000H 中，相对位移量为 F8H，请问成功转移的目的地址是多少？（给出分析和计算过程）

5. 若微程序控制器的微指令字长为 24 位，其控制域包括 4 个字段，各字段所包含的互斥微命令分别有 7 个、8 个、12 个和 3 个。另外控制产生次（后继）地址的条件有 3 种。试说明该微程序控制器最多可用几位来表示次（后继）地址？控制存储器的容量为多少？

三、（本题 12 分）已知 $[X]_{原} = 1.100111$ ， $[Y]_{移} = 0.011001$ （最高位为符号位）

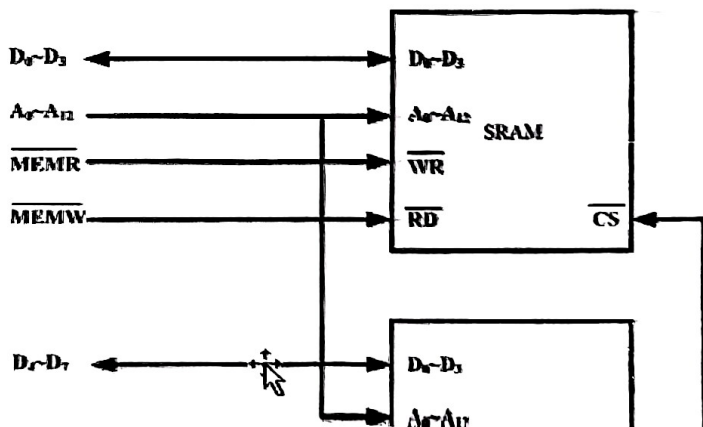
（1）分别求解 $[X]_{补}$ 以及 $[Y]_{补}$ ；

（2）利用 Booth 法求解乘积 $[X \cdot Y]_{补}$ ，要求给出计算过程。



四、(共 12 分) 某 CPU 地址总线为 A19-A0, 数据总线为 D7-D0, 内存读信号为 $\overline{\text{MEMR}}$ 内存写信号为 $\overline{\text{MEMW}}$ 。若采用下图所示 SRAM 芯片的电路连接。

- (1) 分析内存连接采用何种扩展方式以及原因;
- (2) 分析内存所占地址范围, 并给出 3-8 译码器译码输出端 $\overline{Y0}$ 、 $\overline{Y1}$ 的地址范围;
- (3) 分析内存空间大小。



1. 请编写汇编语言程序完成如下功能: 内存数据段 50000H 开始的顺序 100 个单元中存放着 100 个 8 位无符号二进制数, 求这 100 个二进制数的平均值, 整数部分放 DL 中, 余数放 DH 中。



2. 读下面的程序，说明这段程序的功能。

```
buf1 db 100 dup(?)

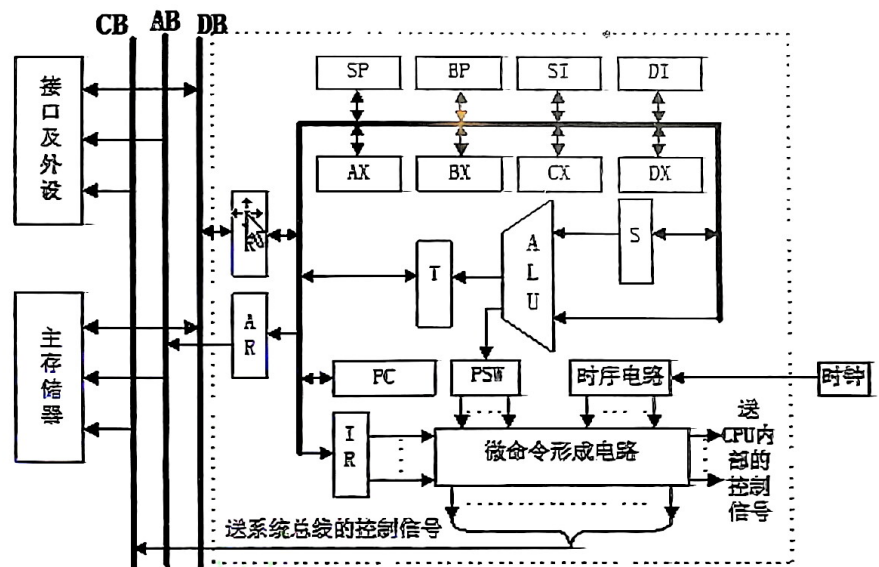
mov ax, seg buf1
mov ds, ax
mov si, offset buf1
xor bl, bl
mov cx, 100
rep_next1:
    mov al, [si]
    test al, 1
    jnz jump_next2
    inc bl
jump_next2:
    inc si
    loop rep_next1
    hlt
```

六、(本题 12 分) 某计算机框图如下，虚线框内为 CPU，其内部总线及内部寄存器均为 16 位，主存储器按 16 位编址。请参照下面例子，使用微操作或微命令描述指令（双字指令）ADD BX, [DI+5] 在执行指令阶段的微操作流程。

例如：

该计算机取指令阶段的微操作流程为：

- PC→AR
- AR→AB, RD, PC+1
- DB→DR
- DR→IR



1. 某 DRAM 芯片容量 256Kb, 存储单元以 2D 阵列排列, 每单元存储 1 比特。该 DRAM 刷新周期 64 ms。
 - (1) 若该 DRAM 芯片的行数为 512, 请计算列数。
 - (2) 在一个刷新周期内, 该 DRAM 芯片需要完成所有行的刷新操作。假设刷新 1 行需要 100 ns, 请计算一个刷新周期内, 刷新操作占用的总时间。

